

EG2136S 芯片数据手册

三相半桥驱动芯片

版本号	日期	描述
V1.0	2022 年 7 月 18 日	EG2136S 数据手册初稿

目 录

1. 特性	1
2. 描述	1
3. 应用领域	1
4. 引脚	2
4.1 引脚定义	2
4.2 引脚描述	2
5. 结构框图	3
6. 典型应用电路	4
7. 电气特性	4
7.1 极限参数	4
7.2 典型参数	5
7.3 功能描述	7
7.4 逻辑时序图	7
7.5 自举电路	10
8. 封装尺寸	11
8.1 SOP28 封装尺寸	11

EG2136S 芯片数据手册 V1.0

1. 特性

- 高端悬浮自举电源设计，耐压可达 600V
- 适应 5V 或者 3.3V 输入电压
- 输出电流能力+0.2A/-0.35A
- 欠压保护
- 使能控制
- 输入输出相反
- 外部设置清理时间
- 高低端通道匹配
- 过流保护关断六通道输出
- 集成三个独立的半桥驱动器
- 内建死区控制电路
- 自带闭锁功能，彻底杜绝上、下管输出同时导通
- 封装形式：SOP28L
- 无铅无卤符合 ROHS 标准

2. 描述

EG2136S 是用作 N 型功率 MOSFET 和 IGBT 等高压、高速功率器件的三相栅极驱动电路，主要包含三个独立的半桥驱动电路。内置死区时间，可确保功率管上下桥臂不会同时导通。内置输入信号滤波，防止噪声干扰。提供外部使能控制可同时关断六通道输出。此外，它还具有欠压保护和过流保护功能，出现异常时立即关断六通道输出。

3. 应用领域

- 三相电机驱动
- DC-AC 逆变
- 开关电源
- 空调、冰箱、洗衣机

4. 引脚

4.1 引脚定义

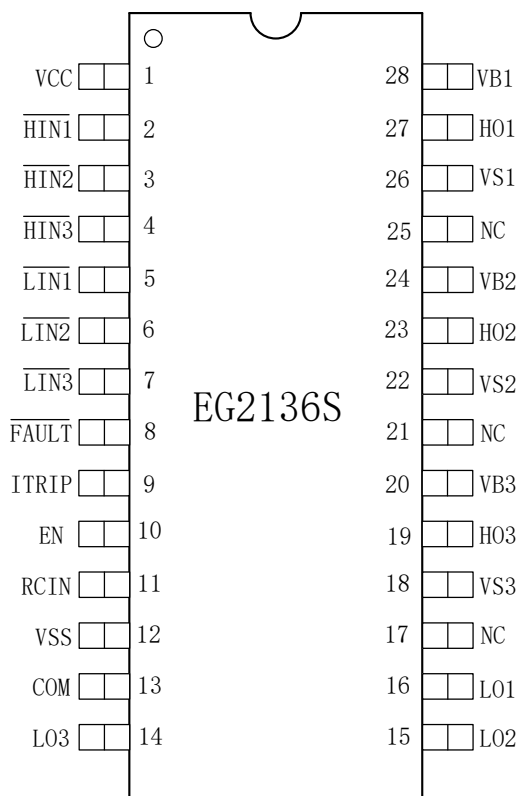


图 4-1. EG2136S 管脚定义

4.2 引脚描述

引脚序号	引脚名称	I/O	描述
1	VCC	I	低端电源电压
2,3,4	HIN1,2,3	I	高端输入（负逻辑）
5,6,7	LIN1,2,3	I	低端输入（负逻辑）
8	FAULT	O	过流或者低端欠压闭锁的故障指示（负逻辑）
9	ITRIP	I	过流保护输入端
10	EN	I	使能端
11	RCIN	I	外接 RC 元件，确定故障清楚延时
12	VSS	I	地
13	COM	I	低端栅极驱动公共端
14,15,16	LO3,2,1	O	低端输出
17,21,25	NC		空脚
18,22,26	VS3,2,1	I	高端浮动偏移电压
19,23,27	HO3,2,1	O	高端输出
20,24,28	VB3,2,1	I	高端浮动绝对电压

5. 结构框图

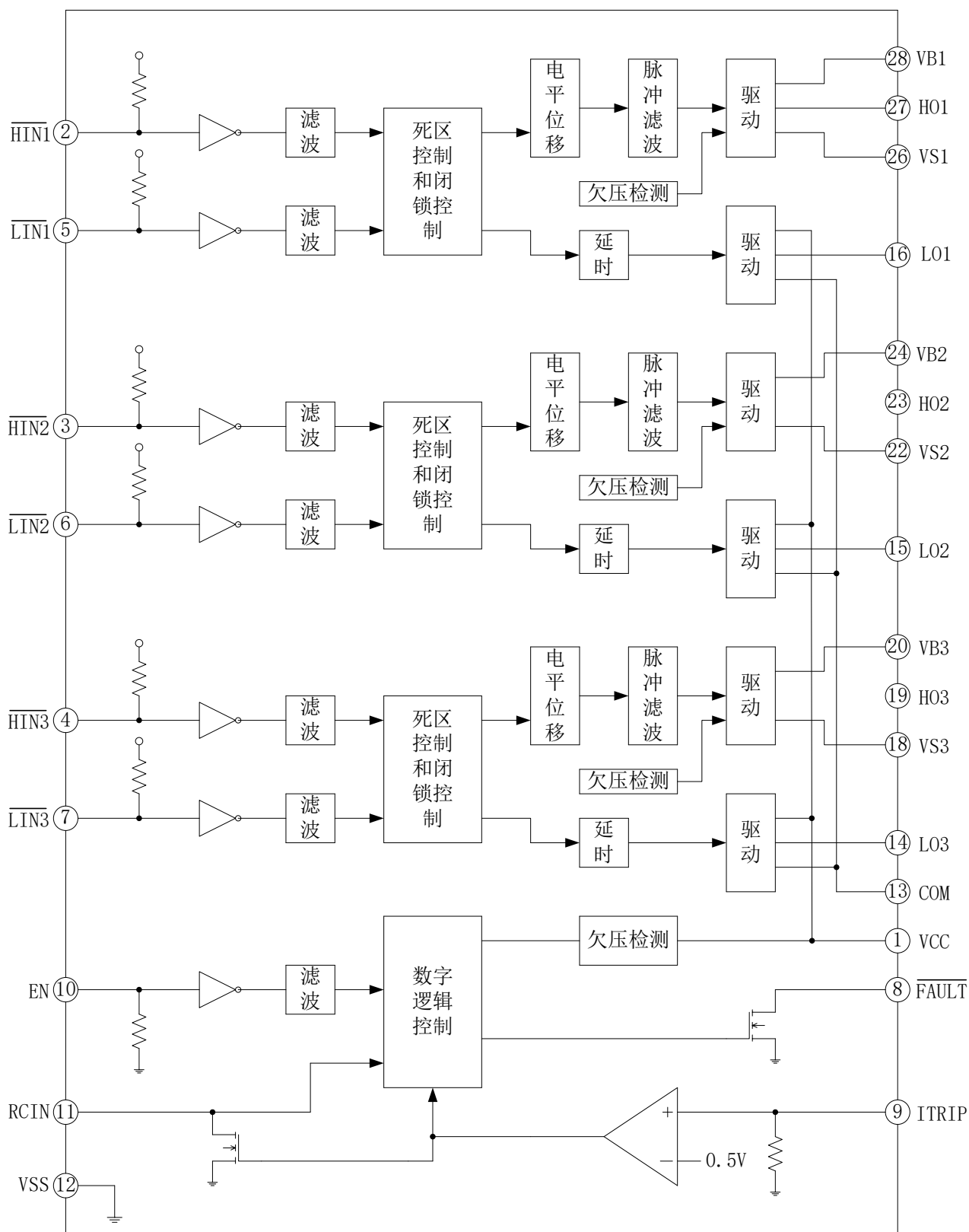


图 5-1. EG2136S 内部电路图

6. 典型应用电路

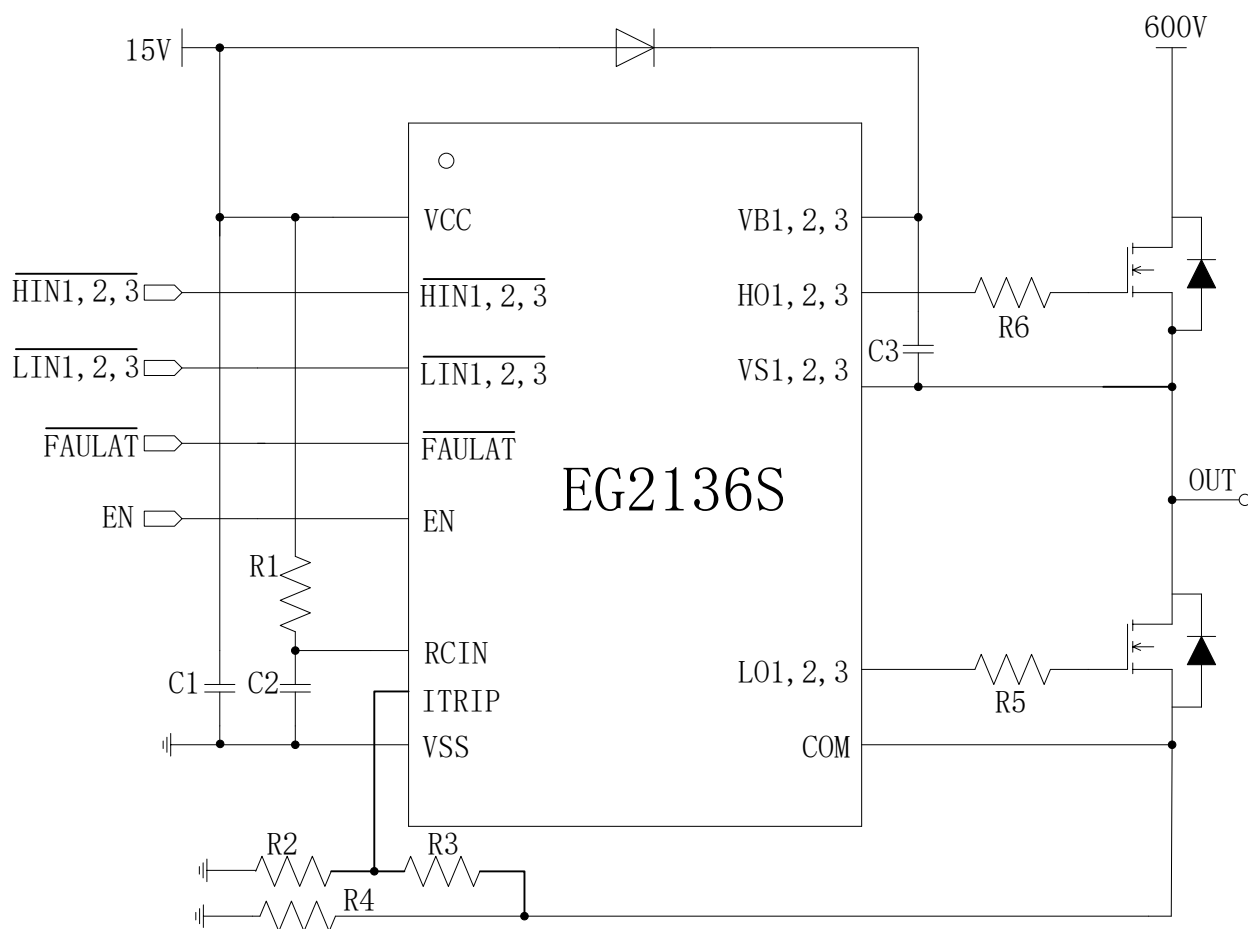


图 6-1. EG2136S 典型应用电路图

7. 电气特性

7.1 极限参数

无另外说明，在 $T_A=25^{\circ}\text{C}$ 条件下，所有电压均以 COM 为参考点

符号	参数名称	测试条件	最小	最大	单位
自举高端电源	VB1,2,3	-	-0.3	600	V
高端悬浮地端	VS1,2,3	-	VB1,2,3-25	VB1,2,3+0.3	V
高端输出	HO1,2,3	-	VS1,2,3-0.3	VB1,2,3+0.3	V
低端输出	LO1,2,3	-	-0.3	VCC+0.3	V
电源	VCC	-	-0.3	20	V

地	VSS	-	VCC-20	VCC+0.3	V
高通道逻辑信号输入电平	$\overline{\text{HIN1,2,3}}$	-	-0.3	6	V
低通道逻辑信号输入电平	$\overline{\text{LIN1,2,3}}$	-	-0.3	6	V
RCIN 输入电压	VRCIN	-	VSS-0.3	VCC+0.3	V
$\overline{\text{FAULT}}$ 输入电压	VFAULT	-	VSS-0.3	VCC+0.3	V
EN 输入电压	EN	-	VSS	6	V
ITRIP 输入电压	ITRIP	-	VSS	6	V
TA	环境温度	-	-40	125	℃
Tstr	储存温度	-	-55	150	℃
TL	焊接温度	T=10S	-	300	℃

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

7.2 典型参数

无另外说明，在 $\text{TA}=25^{\circ}\text{C}$ ， $\text{VCC}=\text{VBS1,2,3}=15\text{V}$ ， $\text{VS1,2,3}=\text{VSS}=\text{COM}$ ， $\text{CL}=1\text{nF}$

参数名称	符号	测试条件	最小	典型	最大	单位
电源	VCC		10	-	20	V
输入逻辑信号高电位	V _{IH}	$\overline{\text{HIN1,2,3}}=\overline{\text{LIN1,2,3}}$	3.0	-	-	V
输入逻辑信号低电位	V _{IL}	$\overline{\text{HIN1,2,3}}=\overline{\text{LIN1,2,3}}$	-	-	0.8	V
EN 使能电压	V _{TH+}		-	-	3.0	V
EN 使能电压	V _{TH-}		0.8	-	-	V
ITRIP 过流检测电压	V _{ITTH}		-	0.50	-	V
ITRIP 过流迟滞电压	V _{ITHYS}		-	0.09	-	V
RCIN 端检测电压	V _{RCINTH}		-	8	-	V
RCIN 端迟滞电压	V _{RCINHYS}		-	3	-	V
VCC/VBS 欠压复位电压	V _{CCUV+} V _{B SUV+}		8.1	9.0	9.9	V
VCC/VBS 欠压检测电压	V _{CCUV-} V _{B SUV-}		7.0	8.0	9.0	V
VCC/VBS 欠压迟滞电压	V _{CCUVH} V _{B SUVH}			1.0	-	V
静态电流	I _{CC}	V _{IN} =5	-	1.8	2.5	mA
VBS 静态电流	I _{BS}	V _{IN} =5	-	30	-	uA
悬浮浮动电源漏电流	I _{LK}	V _{B1,2,3} =V _{S1,2,3} =600V	-	-	50	uA

EN 使能关闭电流	I _{EN}	V _{EN} =0	-	-	1.0	uA
IO 输出拉电流	I _{o+}	V _o =0V, V _{IN} =V _{IH} PW≤10uS		200	-	mA
IO 输出灌电流	I _{o-}	V _o =12V, V _{IN} =V _{IL} PW≤10uS		350	-	mA
高电平输出电压	V _{OH}	I _o =25 mA		14.2		V
低电平输出电压	V _{OL}	I _o =25 mA		0.2		V
RCIN 低通电阻	R _{ONRCIN}			50	100	Ω
$\overline{\text{FAULT}}$ 低通电阻	R _{ONFAULT}			50	100	Ω
输出上升沿时间	t _r			125	190	nS
输出下降沿时间	t _f			50	75	nS
输出上升沿延时时间	t _{on}		300	450	550	nS
输出下降沿延时时间	t _{off}		250	380	500	nS
EN 使能关闭延时时间	t _{EN}	V _{IN} , V _{EN} =0V 或 5V	300	450	600	nS
ITRIP 过流保护延时	t _{ITRIP}	V _{ITRIP} =5V	500	750	1000	nS
ITRIP 前沿消隐时间	t _{bl}	V _{IN} =0V 或 5V, V _{ITRIP} =5V	100	150	-	nS
ITRIP 到 $\overline{\text{FAULT}}$ 传输 延迟时间	t _{FLT}	V _{IN} =0V 或 5V, V _{ITRIP} =5V	400	600	800	nS
输入滤波时间	t _{FILIN}	V _{IN} =0V 或 5V	100	200	-	nS
RCIN 重置时间	t _{FLTCLR}	V _{IN} =0V 或 5V, V _{ITRIP} =0V	1.3	1.65	2	mS
死区时间	DT	V _{IN} =0V 或 5V	-	300	-	nS
高低端延时匹配	MT		-	40	75	nS
三通道导通和关闭延时匹配	MDT		-	25	70	nS
输入和输出脉冲宽度匹配	PM	p _{win} -p _{wout}	-	40	75	nS

7.3 功能描述

EG2136S 是用作 N 型功率 MOSFET 和 IGBT 等高压、高速功率器件的三相栅极驱动电路，主要包含三个独立的半桥驱动电路，正常工作输出时，LO 和 HO 分别与输入 LIN 和 HIN 的信号保持逻辑反相。EG2136S 同时具备欠压（UV）保护功能，当 VCC 的电压低于欠压保护检测电压时，三个通道的 LO 和 HO 均输出低电平，当 VBS 的电压低于欠压保护检测电压时，HO 输出低电平，LO 正常响应 LIN 的信号。该功能防止被驱动的 MOSFET 或 IGBT 工作在高电压高电流状态下，有效保护功率器件并避免后续设备在低效率下工作。EG2136S 还具备输入噪声滤波功能，防止噪声干扰。EG2136S 内置死区时间，防止被驱动的两个功率 MOS 管或 IGBT 因直通而产生大电流烧毁功率器件，有效保护功率器件。EG2136S 集成过流保护功能，并能指示欠压和过流故障状态，同时关断六通道输出。

7.4 逻辑时序图

1. 输入输出逻辑时序图：

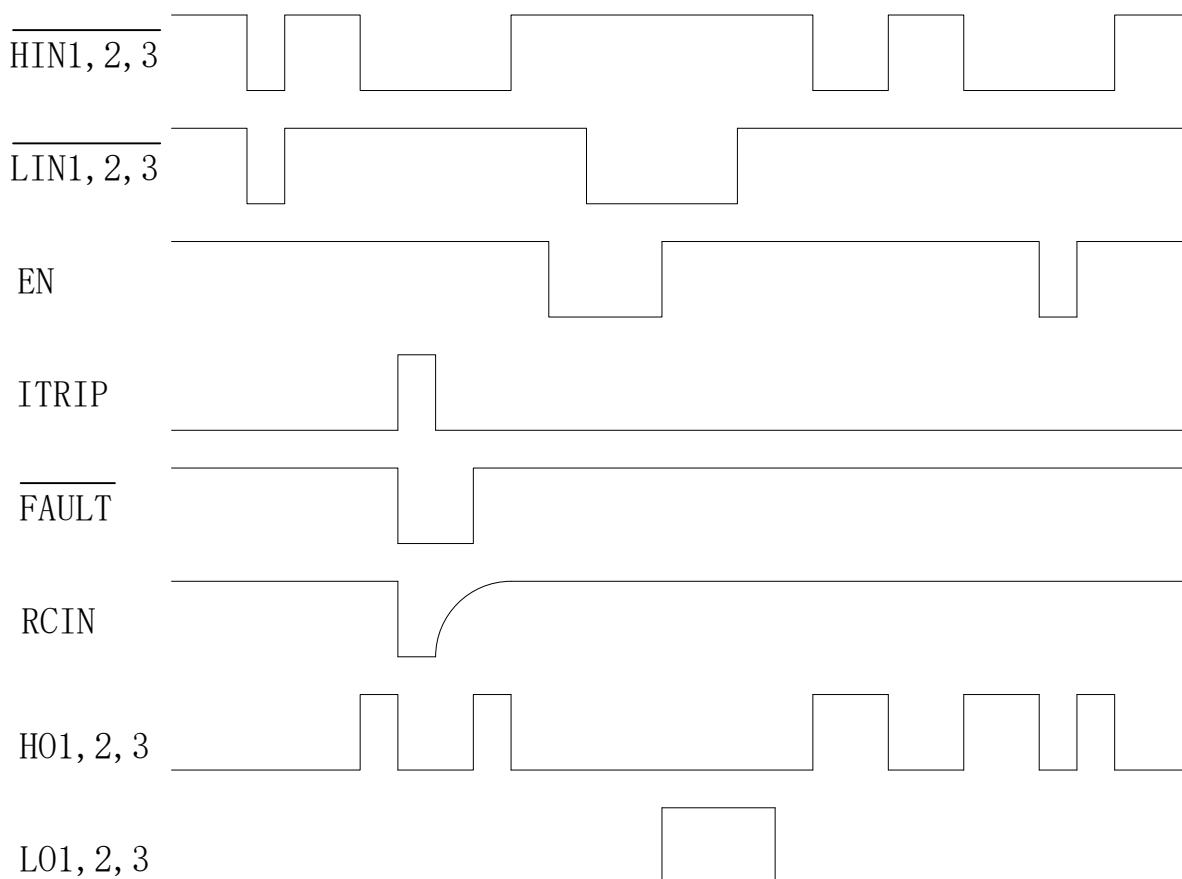


图 7-1. 输入输出逻辑波形图

1. 输入信号和输出信号逻辑真值表:

VCC	VBS	ITRIP	ENABLE	FAULT	LO1,2,3	HO1,2,3
<UVCC	x	x	x	0 (注 1)	0	0
15V	<UVBS	0V	5V	高阻	LIN1,2,3	0
15V	15V	0V	5V	高阻	LIN1,2,3	HIN1,2,3
15V	15V	>VITRIP	5V	0 (注 2)	0	0
15V	15V	0V	0V	高阻	0	0

注 1: 直通保护防止 LO1,2,3 与 HO1,2,3 同时导通。

注 2: 当 $VCC > VCC_{UV-}$, VCC_{UV-} 并不会锁定, FAULT 变为高阻。

注 3: 当 $ITRIP < VITRIP$, RCIN 电压大于 8V (@VCC=15V), FAULT 变为高阻。

2. 开关时间波形:

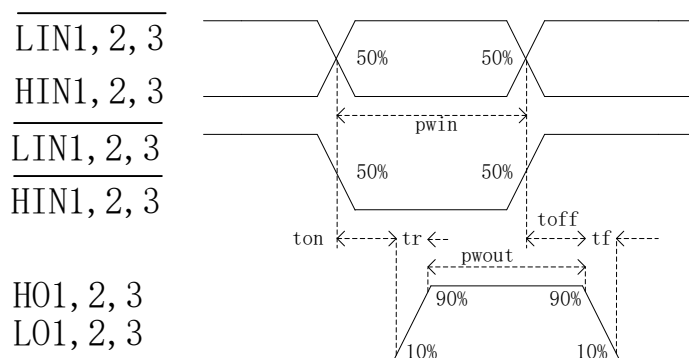


图 7-2. 开关时间波形图

3. 使能关断波形:

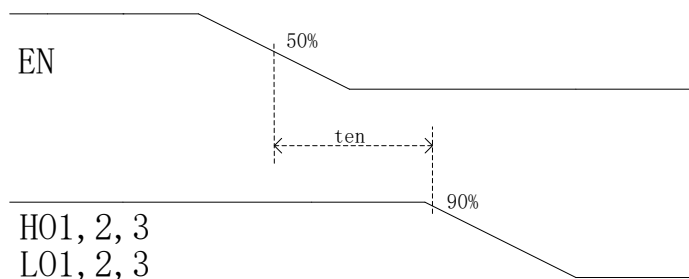


图 7-3. 使能关断波形图

4. 死区时间波形:

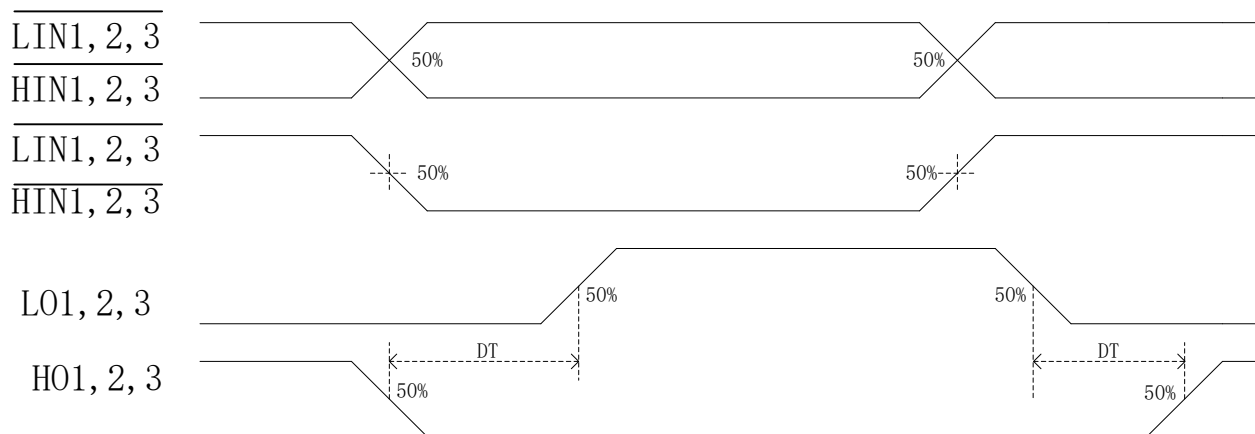


图 7-4. 死区时间波形图

5. 过流保护波形:

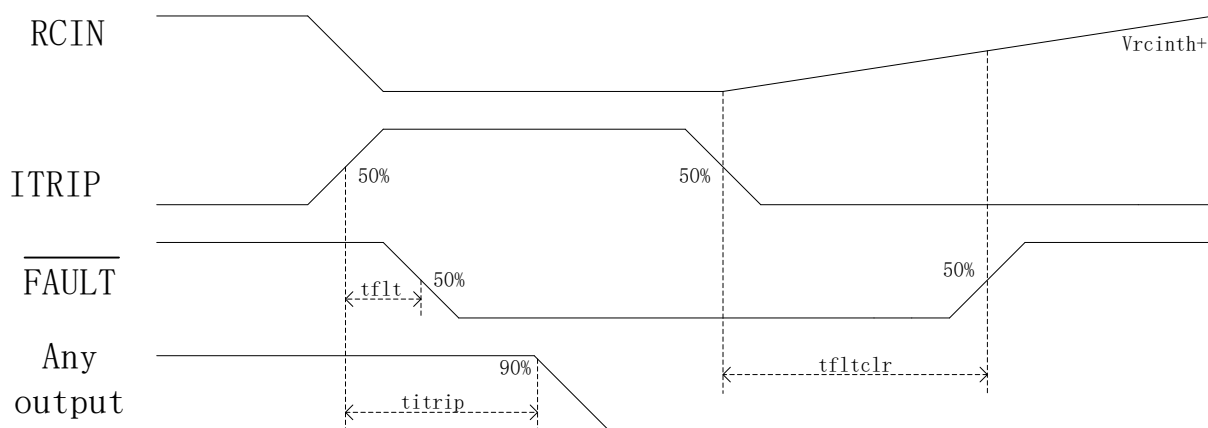


图 7-5. 过流保护波形图

6. 欠压保护波形:

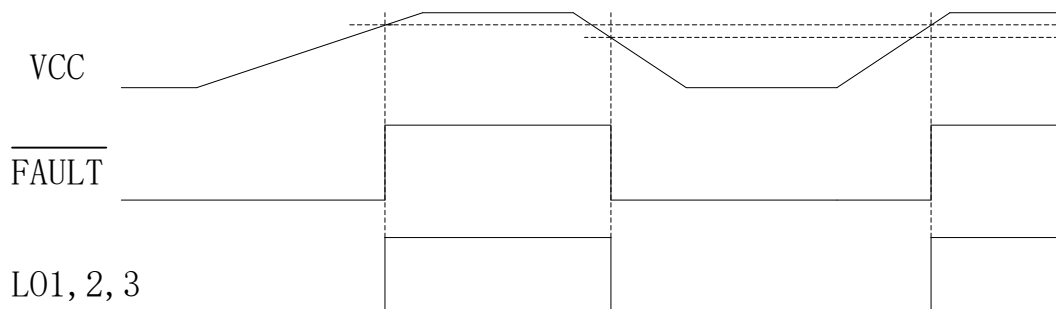


图 7-6. 欠压保护波形图

7. 输入噪声滤波波形:

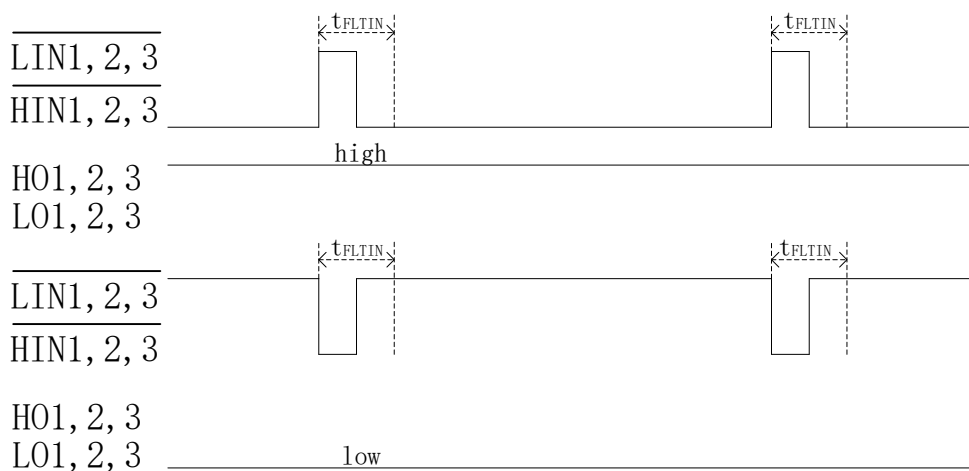


图 7-8. 输入噪声滤波波形图

7.5 自举电路

EG2136S 采用自举悬浮驱动电源结构大大简化了驱动电源设计，只用一路电源电压 V_{CC} 即可完成高端 N 沟道 MOS 管和低端 N 沟道 MOS 管两个功率开关器件的驱动，给实际应用带来极大的方便。EG2136S 可以使用外接自举二极管如图 7-9 和自举电容自动完成自举升压功能，假定在下管开通、上管关断期间 VC 自举电容已充到足够的电压 ($V_C = V_{CC}$)，当 HO 输出高电平时上管开通、下管关断时，VC 自举电容上的电压将等效一个电压源作为内部驱动器 VB 和 VS 的电源，完成高端 N 沟道 MOS 管的驱动。

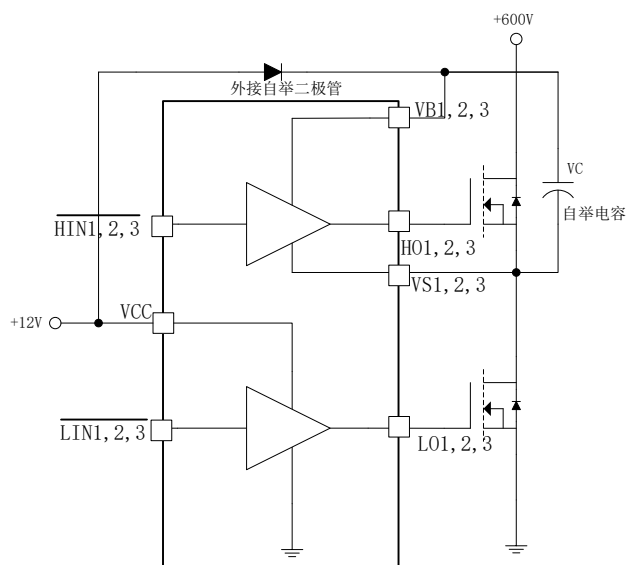


图 7-9. EG2136S 自举电路结构

8. 封装尺寸

8.1 SOP28 封装尺寸

